

Hochauflösende Computertomographie an Mikroelektronikbauteilen

Peter KRÜGER, Fraunhofer IZFP, Institutsteil Dresden

Kurzfassung. Hochintegrierte elektronische Bauelemente benötigen hochdichte Verbindungen, deren Qualität immer strengeren Ansprüchen genügen muss. Insbesondere gewinnen dreidimensionale Verbindungstechnologien eine immer stärkere Bedeutung, um die hohe Anschlusszahl moderner ICs bedienen zu können. Bei komplexen dreidimensionalen Aufbauten ist die üblicherweise eingesetzte zweidimensionale Durchstrahlungsprüfung nicht mehr als Prüfverfahren aussagefähig genug, da Überlappungen verschiedene Fehlertypen nicht identifizierbar machen, bzw. der Zusammenhang des festgestellten Fehlers mit der Lage in der Struktur nur sehr schwierig hergestellt werden kann.

3D-Computertomographie (3D-CT) ist in der Lage, komplexe dreidimensionale Strukturen zu untersuchen und Größe, Dimensionalität oder auch Fehlerfreiheit festzustellen. Üblicherweise versagt die 3D-CT in dem Moment, wenn die Untersuchungsobjekte wesentlich von einer zylinderartigen Geometrie abweichen und sehr große Unterschiede in den zu durchstrahlenden Längen aufweisen. Das ist allerdings bei Leiterplatten der Fall. Aus diesem Grunde können Leiterplatten entweder tomographisch nur zerstörend oder bei Inkaufnahmen sehr fehlerbehafteter Rekonstruktionen untersucht werden.

In diesem Beitrag soll ein dreidimensionales CT-Verfahren vorgestellt werden, das es erlaubt große flächige Bauteile mit hoher Auflösung lateral und reduzierter Auflösung in der dritten Dimension abzubilden. Das Verfahren erlaubt Ausschnittsdarstellungen mit höchster Auflösung ohne den Aufbau zu zerteilen und gestattet so eine Qualitätskontrolle an ausgewählten Bereichen moderner dreidimensionaler Leiterplatten. Beispiele für Aufnahmen mit dieser Technik an ultradichtgepackten Lötbumps und dünnen Keramikleiterplatten werden präsentiert.